



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0057198
(43) 공개일자 2020년05월26일

(51) 국제특허분류(Int. Cl.)
G09F 9/302 (2006.01) G02F 1/1333 (2006.01)
G06F 3/14 (2006.01)
(52) CPC특허분류
G09F 9/3026 (2013.01)
G02F 1/13336 (2013.01)
(21) 출원번호 10-2018-0141236
(22) 출원일자 2018년11월16일
심사청구일자 없음

(71) 출원인
삼성전자주식회사
경기도 수원시 영통구 삼성로 129 (매탄동)
(72) 발명자
김은혜
경기도 용인시 수지구 신수로 767, B동 1416호(동천동, 분당수지 U-TOWER)
곽도영
서울특별시 송파구 오금로 407, 6동 901호(오금동, 상아아파트)
(74) 대리인
정홍식, 김태현

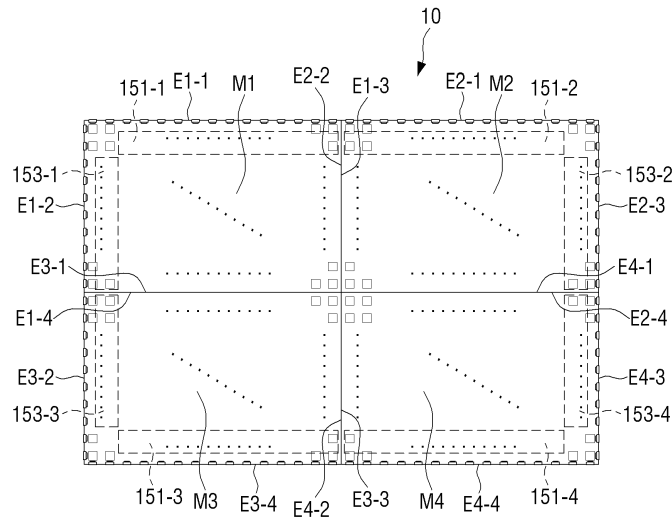
전체 청구항 수 : 총 7 항

(54) 발명의 명칭 디스플레이 모듈 및 이를 이용한 대형 디스플레이 장치

(57) 요약

디스플레이 모듈 및 이를 이용한 대형 디스플레이 장치가 개시된다. 개시된 다수의 디스플레이 모듈이 연속적으로 연결된 대형 디스플레이 장치는 상기 각 디스플레이 모듈이, 박막 트랜지스터 기관; 상기 박막 트랜지스터 기관의 일면에 배열된 다수의 마이크로 엘이디; 및 상기 박막 트랜지스터 기관의 일면과 상기 일면의 반대면을 각각 전기적으로 연결하도록 상기 박막 트랜지스터 기관의 하나의 에지부와 상기 하나의 에지부에 인접한 다른 에지부에 각각 다수 형성된 측면 배선;을 포함하고, 상기 다수의 디스플레이 모듈은 각각, 측면 배선이 있는 에지부들이 외곽으로 배치되도록 배열될 수 있다.

대표도 - 도6



(52) CPC특허분류

G06F 3/1446 (2013.01)

G09G 2360/04 (2013.01)

(72) 발명자

박상무

경기도 용인시 수지구 현암로63번길 34, B동 104호(죽전동, 진우빌라)

오민섭

서울특별시 강남구 강남대로48길 11, 101호(도곡동)

이윤석

서울특별시 서초구 신반포로15길 19, 101동 1701호(반포동, 아크로리버파크)

명세서

청구범위

청구항 1

박막 트랜지스터 기관;

상기 박막 트랜지스터 기관의 일면에 배열된 다수의 마이크로 엘이디; 및

상기 박막 트랜지스터 기관의 일면과 상기 일면의 반대면을 각각 전기적으로 연결하도록 상기 박막 트랜지스터 기관의 제1 에지부와 상기 제1 에지부에 인접한 제2 에지부에 각각 다수 형성된 측면 배선;을 포함하는 디스플레이 모듈.

청구항 2

제1항에 있어서,

상기 다수의 측면 배선은 각각,

상기 박막 트랜지스터 기관의 일면, 측단면 및 타면으로 이어지도록 형성되고,

일단이 상기 박막 트랜지스터 기관의 일면에 배치된 제1 접속 패드에 전기적으로 연결되고, 타단이 박막 트랜지스터 기관의 타면에 배치된 제2 접속 패드 또는 전자 소자에 전기적으로 연결된 디스플레이 모듈.

청구항 3

다수의 디스플레이 모듈이 연속적으로 연결된 대형 디스플레이 장치에 있어서,

상기 각 디스플레이 모듈은, 박막 트랜지스터 기관; 상기 박막 트랜지스터 기관의 일면에 배열된 다수의 마이크로 엘이디; 및 상기 박막 트랜지스터 기관의 일면과 상기 일면의 반대면을 각각 전기적으로 연결하도록 상기 박막 트랜지스터 기관의 하나의 에지부와 상기 하나의 에지부에 인접한 다른 에지부에 각각 다수 형성된 측면 배선;을 포함하고,

상기 다수의 디스플레이 모듈은 각각, 측면 배선이 있는 에지부들이 외곽으로 배치되도록 배열된 대형 디스플레이 장치.

청구항 4

제3항에 있어서,

상기 다수의 디스플레이 모듈은 제1 내지 제4 디스플레이 모듈로 이루어지며, 서로 접하는 각 디스플레이 모듈은 측면 배선이 없는 에지부가 상호 접하도록 2x2로 배열되는 대형 디스플레이 장치.

청구항 5

제4항에 있어서,

상기 다수의 디스플레이 모듈은,

상기 제1 디스플레이 모듈은 좌측 및 상측 에지부에 각각 측면 배선이 형성되고,

상기 제2 디스플레이 모듈은 우측 및 상측 에지부에 각각 측면 배선이 형성되고,

상기 제3 디스플레이 모듈은 좌측 및 하측 에지부에 각각 측면 배선이 형성되고,

상기 제4 디스플레이 모듈은 우측 및 하측 에지부에 각각 측면 배선이 형성된 대형 디스플레이 장치.

청구항 6

제4항에 있어서,

상기 각 디스플레이 모듈에 형성된 상기 다수의 마이크로 엘이디는 3개 당 하나의 픽셀을 이루며,
상기 픽셀은 상기 각 박막 트랜지스터 기관에 상하좌우 동일한 제1 피치로 다수가 격자 배열되는 대형 디스플레이 장치.

청구항 7

제6항에 있어서,

서로 인접하는 2개의 에지부에 각각 다수의 측면 배선이 형성된 적어도 하나의 추가 디스플레이 모듈을 더 포함하며,

상기 추가 디스플레이 모듈은 측면 배선이 없는 에지부가 상기 제1 내지 제4 디스플레이 모듈 중 어느 하나의 측면 배선이 있는 에지부에 접하고,

상기 추가 디스플레이 모듈과 이에 접하는 상기 제1 내지 제4 디스플레이 모듈 중 어느 하나에 각각 배치된 픽셀들 중 각 디스플레이 모듈간 가장 가깝게 배치된 픽셀들은 상기 제1 피치와 동일한 상기 제2 피치로 이격되는 대형 디스플레이 장치.

발명의 설명

기술 분야

[0001] 본 개시는 디스플레이 모듈 및 이를 이용한 대형 디스플레이 장치에 관한 것으로, 보다 상세하게는, 마이크로 엘이디가 실장되고 베젤리스(Bezelless)를 위한 측면 배선이 형성된 디스플레이 모듈과 이 디스플레이 모듈을 다수 연결하여 심리스(seamless)를 구현하는 대형 디스플레이 장치에 관한 것이다.

배경 기술

[0002] 디스플레이 장치는 픽셀 또는 서브 픽셀 단위로 동작이 되면서 다양한 색을 표현하고 있으며, 각각의 픽셀 또는 서브 픽셀 TFT(Thin Film Transistor)에 의해 동작이 제어된다. 복수의 TFT는 연성 기관(Flexible substrate), 글래스 기관 또는 플라스틱 기관에 배열되며, 이를 TFT 기관이라고 한다.

[0003] 이와 같은 TFT 기관은 플렉서블 디바이스, 소형 웨어러블 디바이스(예를 들면, Wearable Watch 등)에서부터 수십 인치에 이르는 대형 TV에 사용되는 다양한 사이즈의 디스플레이를 구동하는 기관으로써 활용되고 있다. TFT 기관을 구동하기 위해서는 TFT 기관에 전류를 가할 수 있는 외부 회로(External IC) 또는 구동 회로(Driver IC)와 연결한다.

[0004] 최근에는 OLED(Organic Light Emitting Diode)와 달리 유기소재를 사용하지 않아 번인 현상이 없고 수명이 긴 마이크로 엘이디(Micro Light Emitting Diode)가 실장된 TFT 기관이 생산되고 있다. 이처럼 마이크로 엘이디가 실장된 TFT 기관은 COG(Chip on Glass) 본딩이나 FOG(Film on Glass) 본딩 등을 통해 각 회로와 연결된다. 이러한 연결을 위해서는 TFT 기관의 가장자리에 일정한 면적을 가지는 영역 즉, 베젤 영역(bezel area)이 확보되어야 한다.

[0005] 현재 마이크로 엘이디가 적용된 디스플레이 모듈에서 영상이 표시되는 액티브 영역(Active area)을 최대화할 수 있도록 베젤 영역을 줄이거나 없앤 베젤리스(bezelless) 기술에 대한 연구 및 개발이 꾸준히 진행되고 있다. 현재 일부 스마트폰과 같은 소형 디스플레이 장치나 TV, 전광판과 같은 대형 디스플레이 장치에는 다수의 베젤리스 디스플레이 모듈이 적용되고 있다.

발명의 내용

해결하려는 과제

[0006] 본 개시의 목적은 베젤리스를 위한 측면 배선이 형성된 디스플레이 모듈과 측면 배선이 형성되지 않은 각 디스플레이 모듈의 에지부를 서로 접하도록 배열하여 심리스를 구현할 수 있는 대형 디스플레이 제공하는데 있다.

[0007] 또한, 본 개시의 또 다른 목적은 서로 인접한 디스플레이 모듈의 최외곽 픽셀 간의 피치를 단일 디스플레이 모듈의 피치와 동일하게 유지할 수 있도록 하여 심리스를 구현할 수 있는 대형 디스플레이 장치를 제공하는데 있다.

과제의 해결 수단

- [0008] 상기 목적을 달성하기 위한 본 개시의 일 실시 예에 따른 디스플레이 모듈은, 박막 트랜지스터 기관; 상기 박막 트랜지스터 기관의 일면에 배열된 다수의 마이크로 엘이디; 및 상기 박막 트랜지스터 기관의 일면과 상기 일면의 반대면을 각각 전기적으로 연결하도록 상기 박막 트랜지스터 기관의 제1 에지부와 상기 제1 에지부에 인접한 제2 에지부에 각각 다수 형성된 측면 배선;을 포함할 수 있다.
- [0009] 상기 다수의 측면 배선은 각각, 상기 박막 트랜지스터 기관의 일면, 측면 및 타면으로 이어지도록 형성되고, 일단이 상기 박막 트랜지스터 기관의 일면에 배치된 제1 접속 패드에 전기적으로 연결되고, 타단이 박막 트랜지스터 기관의 타면에 배치된 제2 접속 패드 또는 전자 소자에 전기적으로 연결될 수 있다.
- [0010] 또한, 본 개시에 따른 다수의 디스플레이 모듈이 연속적으로 연결된 대형 디스플레이 장치에 있어서, 상기 각 디스플레이 모듈은, 박막 트랜지스터 기관; 상기 박막 트랜지스터 기관의 일면에 배열된 다수의 마이크로 엘이디; 및 상기 박막 트랜지스터 기관의 일면과 상기 일면의 반대면을 각각 전기적으로 연결하도록 상기 박막 트랜지스터 기관의 하나의 에지부와 상기 하나의 에지부에 인접한 다른 에지부에 각각 다수 형성된 측면 배선;을 포함하고, 상기 다수의 디스플레이 모듈은 각각, 측면 배선이 있는 에지부들이 외곽으로 배치되도록 배열된 대형 디스플레이 장치를 제공함으로써, 상기 목적을 달성할 수 있다.
- [0011] 상기 다수의 디스플레이 모듈은 제1 내지 제4 디스플레이 모듈로 이루어지며, 서로 접하는 각 디스플레이 모듈은 측면 배선이 없는 에지부가 상호 접하도록 2x2로 배열될 수 있다.
- [0012] 상기 다수의 디스플레이 모듈은, 상기 제1 디스플레이 모듈은 좌측 및 상측 에지부에 각각 측면 배선이 형성되고, 상기 제2 디스플레이 모듈은 우측 및 상측 에지부에 각각 측면 배선이 형성되고, 상기 제3 디스플레이 모듈은 좌측 및 하측 에지부에 각각 측면 배선이 형성되고, 상기 제4 디스플레이 모듈은 우측 및 하측 에지부에 각각 측면 배선이 형성될 수 있다.
- [0013] 상기 각 디스플레이 모듈에 형성된 상기 다수의 마이크로 엘이디는 3개 당 하나의 픽셀을 이루며, 상기 픽셀은 상기 각 박막 트랜지스터 기관에 상하좌우 동일한 제1 피치로 다수가 격자 배열될 수 있다.
- [0014] 본 개시의 일 실시 예에 따른 대형 디스플레이 장치는 서로 인접하는 2개의 에지부에 각각 다수의 측면 배선이 형성된 적어도 하나의 추가 디스플레이 모듈을 더 포함하며, 상기 추가 디스플레이 모듈은 측면 배선이 없는 에지부가 상기 제1 내지 제4 디스플레이 모듈 중 어느 하나의 측면 배선이 있는 에지부에 접하고, 상기 추가 디스플레이 모듈과 이에 접하는 상기 제1 내지 제4 디스플레이 모듈 중 어느 하나에 각각 배치된 픽셀들 중 각 디스플레이 모듈간 가장 가깝게 배치된 픽셀들은 상기 제1 피치와 동일한 상기 제2 피치로 이격될 수 있다.

발명의 효과

- [0015] 이상 설명한 바와 같이 본 개시의 다양한 실시 예에 따르면, 다수의 베젤리스 디스플레이 모듈을 연결할 때 측면 배선이 없는 에지부를 접하도록 배열함으로써 각 디스플레이 모듈이 연결되는 부분에 심(seam)이 보이지 않아 디스플레이 품질을 향상시킬 수 있다.
- [0016] 또한, 본 개시의 다양한 실시예에 따르면 중앙부에 연결된 4개의 디스플레이 모듈의 외측으로 연결되는 디스플레이 모듈은 인접한 디스플레이 모듈과의 픽셀 간격을 조절하도록 배열함으로써 심리스를 구현할 수 있다.

도면의 간단한 설명

- [0017] 도 1은 본 개시의 일 실시예에 따른 디스플레이 모듈을 나타내는 블록도이다.
- 도 2는 본 개시의 일 실시예에 따른 디스플레이 모듈을 나타내는 정면도이다.
- 도 3은 도 2에 표시된 A-A 선을 따라 나타낸 단면도이다.
- 도 4는 TFT 기관의 후면의 측면 배선에 전기적으로 접속된 제2 접속 패드에 FPC(Flexible Printed Circuit)를 통해 별도의 인쇄회로기판이 전기적으로 연결된 예를 나타내는 단면도이다.
- 도 5는 TFT 기관의 후면의 측면 배선에 구동 IC가 직접적으로 연결된 예를 나타내는 단면도이다.
- 도 6은 본 개시의 일 실시예에 따른 디스플레이 모듈을 다수 배열하여 대형 디스플레이 장치를 구현한 일 실시예를 나타내는 정면도이다.

도 7은 디스플레이 모듈의 패널 구동부를 제어하기 위한 타이밍 컨트롤러와 프로세서를 함께 도시한 블록도이다.

도 8은 본 개시의 다른 실시예에 따른 대형 디스플레이 장치를 구현한 예를 나타내는 정면도이다.

도 9는 도 8에 표시된 B부분을 확대한 도면이다.

도 10 및 도 11은 본 개시의 또 다른 실시예에 따른 대형 디스플레이 장치를 구현한 예를 나타내는 정면도들이다.

발명을 실시하기 위한 구체적인 내용

- [0018] 본 개시를 설명함에 있어, 관련된 공지 기술에 대한 구체적인 설명이 본 개시의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명을 생략한다. 또한, 동일한 구성의 중복 설명은 되도록 생략하기로 한다.
- [0019] 이하의 설명에서 사용되는 구성요소에 대한 접미사 "부"는 명세서 작성의 용이함만이 고려되어 부여되거나 혼용되는 것으로서, 그 자체로 서로 구별되는 의미 또는 역할을 갖는 것은 아니다.
- [0020] 본 개시에서 사용한 용어는 실시 예를 설명하기 위해 사용된 것으로, 본 개시를 제한 및/또는 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 다수의 표현을 포함한다.
- [0021] 본 개시에서, '포함하다' 또는 '가지다' 등의 용어는 명세서상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [0022] 본 개시에서 사용된 "제1," "제2," "첫째," 또는 "둘째," 등의 표현들은 다양한 구성요소들을, 순서 및/또는 중요도에 상관없이 수식할 수 있고, 한 구성요소를 다른 구성요소와 구분하기 위해 사용될 뿐 해당 구성요소들을 한정하지 않는다.
- [0023] 어떤 구성요소(예: 제1 구성요소)가 다른 구성요소(예: 제2 구성요소)에 "(기능적으로 또는 통신적으로) 연결되어"((operatively or communicatively) coupled with/to)" 있다거나 "접속되어(connected to)" 있다고 언급된 때에는, 상기 어떤 구성요소가 상기 다른 구성요소에 직접적으로 연결되거나, 다른 구성요소(예: 제3 구성요소)를 통하여 연결될 수 있다고 이해되어야 할 것이다. 반면에, 어떤 구성요소(예: 제1 구성요소)가 다른 구성요소(예: 제2 구성요소)에 "직접 연결되어" 있다거나 "직접 접속되어" 있다고 언급된 때에는, 상기 어떤 구성요소와 상기 다른 구성요소 사이에 다른 구성요소(예: 제 3 구성요소)가 존재하지 않는 것으로 이해될 수 있다.
- [0024] 본 개시의 실시예들에 따른 디스플레이 모듈은 TFT(Thin Film Transistor) 기판의 에지부에 측면 배선을 형성하여 TFT 기판의 전면(front surface)에 배열된 다수의 발광소자와 TFT 기판의 후면(back surface)에 배치되는 회로들을 전기적으로 연결할 수 있다.
- [0025] 여기서, TFT 기판은 글래스 기판, 연성 기판 및 플라스틱 기판 중 어느 하나의 기판과 해당 기판의 일면에 형성된 복수의 TFT로 이루어질 수 있으며 백플레인(backplane)으로 칭할 수 있다.
- [0026] 여기서, TFT 기판의 에지부는 TFT 기판의 최외곽일 수 있다. 또한 TFT 기판의 에지부는 TFT 기판의 최외곽으로부터 영상이 디스플레이 되는 액티브 영역(active area)까지 이르는 더미 영역(dummy area)일 수 있다. 따라서 더미 영역(dummy area)은 TFT 기판의 측단면(side end surface)과, 측단면에 인접한 TFT 기판의 전면 일부 및 후면 일부를 포함할 수 있다.
- [0027] 본 개시의 실시예들에 따른 디스플레이 모듈은 기판은 TFT 기판의 후면에 FPC(Flexible Printed Circuit)를 통해 전기적으로 연결되는 후방 기판을 포함할 수 있다.
- [0028] 여기서, TFT 기판은 글래스 기판, 연성 기판 및 플라스틱 기판 중 어느 하나의 기판과 해당 기판의 일면에 형성된 복수의 TFT로 이루어질 수 있으며, 백플레인(backplane)으로 칭할 수 있다.
- [0029] 여기서, 후방 기판은 수십 μm (예를 들면, 50 μm 이하) 두께의 얇은 필름 형태나 얇은 글래스 형태로 이루어질 수 있다. 후방 기판이 얇은 필름 형태로 이루어지는 경우, 플라스틱 소재 예를 들면, PI(Polyimide), PET(Polyethylene Terephthalate), PES(Polyethersulfone), PEN(Polyethylene Naphtalate) 및 PC(Polycarbonate) 중 어느 하나의 소재로 형성될 수 있다.

- [0030] 본 개시의 실시예에 따른 디스플레이 기판에 적용되는 발광소자는 마이크로 엘이디(Micro Light Emitting Diode)일 수 있으며, 이 경우 각 마이크로 엘이디는 R 서브 픽셀(Red color sub-pixel), G 서브 픽셀(Green color sub-pixel), B 서브 픽셀(Blue color sub-pixel)을 이룬다. 단일 픽셀(pixel)은 3개의 R, G, B 서브 픽셀로 이루어질 수 있으며, TFT 기판의 각각의 TFT는 서브 픽셀 단위로 형성된다.
- [0031] 여기서, 마이크로 엘이디는 스스로 발광하므로 백라이트 유닛, 액정층, 편광자를 생략할 수 있고 최상층에 얇은 글래스 층이 배치될 수 있다. 따라서 마이크로 엘이디는 OLED보다 더 얇은 두께로 형성될 수 있다. 또한, 마이크로 엘이디는 무기물질을 이용하므로 번인 현상이 발생하지 않고 유기물질을 이용한 OLED보다 발광효율이 약 3 배 높고 전력 소모는 절반 정도에 그친다. 이에 따라 마이크로 엘이디가 실장된 디스플레이 모듈을 스마트폰에 적용하면 화면을 밝은 곳에서도 더 뚜렷하게 볼 수 있고 배터리 사용 시간도 길어진다. 또한, 마이크로 엘이디는 롤러 전사방식을 통해 곡률이 있는 기판에도 실장할 수 있고 고무처럼 잘 늘어나는 기판 위에서도 소자를 붙일 수 있어 자유자재로 형태가 바뀌는 투명 디스플레이의 제작도 가능해지므로 실질적으로 실장할 수 있는 기판에 제약이 없다. 또한, 마이크로 엘이디는 크기가 100 μ m 이하의 초소형으로 제작되며 다양한 크기의 TV나 소형 웨어러블 기기(스마트 시계 등)에 적용 시 초고해상도를 구현할 수 있다. 전술한 바와 같이 초고해상도를 구현할 수 있는 마이크로 엘이디는 전환 시간(색상을 완전히 바꾸는데 걸리는 시간)이 나노 초 단위이므로 VR(Virtual Reality) 및 AR(Augmented Reality) 헤드셋에 적용 시 영상 품질을 극대화할 수 있다.
- [0032] 본 개시에 따른 실시예들은 TFT 기판의 에지부에 형성되는 측면 배선은 TFT 기판의 전면에 형성된 제1 접속 패드와 TFT 기판의 후면에 형성된 제2 접속 패드를 전기적으로 연결할 수 있다. 이를 위해 측면 배선은 TFT 기판의 전면, 측면면 및 후면을 따라 형성되며 일단이 제1 접속 패드에 전기적으로 연결되고 타단이 제2 접속 패드에 전기적으로 연결될 수 있다. 이때, 측면 배선은 일부분이 TFT 기판의 측면면 위에 형성되므로 측면 배선의 두께만큼 TFT 기판의 측면면 보다 돌출될 수 있다. 이 경우, 제2 접속 패드에는 FPC를 통해 후방 기판이 전기적으로 연결될 수 있다. TFT 기판의 후면에 실장되는 구동 IC(Driver Integrated Circuit)가 제2 접속 패드와 직접 접속되거나 또는 별도의 배선을 통해 간접적으로 접속될 수 있다.
- [0033] 본 개시의 실시예들은 다수의 디스플레이 모듈을 타일 형식(tiled type)으로 배열하여 대형 디스플레이 장치를 제작 시 각 디스플레이 모듈에 형성된 측면 배선이 서로 인접한 디스플레이 모듈 사이에 위치하지 않도록 배열함으로써 심리스(seamless)를 구현할 수 있다. 이 경우 하나의 디스플레이 모듈에 형성된 측면 배선은 디스플레이 모듈의 한 변을 따라 간격을 두고 다수 형성되고, 상기 한 변에 인접한 다른 변을 따라 일정한 간격을 두고 다수 형성될 수 있다. 이에 따라 디스플레이 모듈의 서로 인접한 2변에 측면 배선이 형성될 수 있다.
- [0034] 본 개시의 실시예들은 다수의 디스플레이 모듈을 배열하여 대형 디스플레이(LFD: Large Format Display) 장치를 제공할 수 있다. 이 경우 대형 디스플레이 장치는 서로 인접하게 배열된 각 디스플레이 모듈들 사이에 측면 배선이 위치하지 않도록 배치함으로써 심리스(seamless)를 구현할 수 있다. 이러한 디스플레이 모듈들의 배치에 따라 각 디스플레이 모듈에 형성된 측면 배선들은 대형 디스플레이 장치의 외곽을 따라 위치하게 된다. 이 경우 디스플레이 모듈은 4개로 이루어질 수 있다.
- [0035] 본 개시의 실시예들은 심리스를 구현한 4개의 디스플레이 모듈로 이루어진 대형 디스플레이 장치보다 더 큰 화면을 구현할 수 있다. 이를 위해 4개의 디스플레이 모듈의 주변을 모두 둘러 싸도록 다수의 디스플레이 모듈을 배열하거나, 4개의 디스플레이 모듈의 좌측 및 우측에 배열하거나, 4개의 디스플레이 모듈의 상측 및 하측에 배열할 수 있다.
- [0036] 본 개시의 실시예들에 따른 디스플레이 모듈은 더미 영역을 최소화하고 액티브 영역을 최대화함으로써 베젤리스를 구현할 수 있다. 이처럼 본 개시의 베젤리스를 구현하기 위한 구조하에서는 더미 영역이 감소되므로 상대적으로 액티브 영역이 증가할 수 있다. 따라서 단위 디스플레이 모듈에 대한 마이크로 엘이디의 실장 조밀도가 증가될 수 있다. 이처럼 베젤리스가 구현된 디스플레이 모듈을 다수를 타일 형식으로 연결하는 경우, 액티브 영역을 최대화하거나 전면의 전체 면적을 픽셀 발광 영역으로 구현할 수 있는 대형 디스플레이(LFD) 장치를 제공할 수 있다.
- [0037] 이 경우 각 디스플레이 모듈은 전면에서 더미 영역을 최소화함에 따라 서로 인접한 디스플레이 모듈의 각 픽셀들 간의 피치를 단일 디스플레이 모듈 내의 각 픽셀들 간의 피치와 동일하게 유지할 수 있으므로 각 디스플레이 모듈 사이의 연결부분에서 심리스를 구현할 수도 있다.
- [0038] 이하에서 첨부된 도면을 참조하여 본 개시의 다양한 실시 예를 상세히 설명한다.
- [0039] 도 1은 본 개시의 일 실시예에 따른 디스플레이 모듈을 나타내는 블록도이고, 도 2는 본 개시의 일 실시예에 따

른 디스플레이 모듈을 나타내는 정면도이고, 도 3은 도 2에 표시된 A-A 선을 따라 나타낸 단면도이다.

- [0040] 도 1 및 도 2를 참조하면, 본 개시의 일 실시예에 따른 디스플레이 모듈(100)은 다수의 픽셀 구동 회로(137)가 형성된 TFT 기관(110)과, TFT 기관의 일면(이하, 'TFT 기관의 전면(front surface)'이라 함)에 배열된 다수의 픽셀(130)과, 제어신호를 생성하고 생성된 제어 신호를 TFT 기관에 형성된 각 픽셀 구동 회로(137)로 제공하는 패널 구동부(150)와, TFT 기관(110)의 에지부에 형성되어 픽셀 구동 회로(137)와 패널 구동부(150)를 전기적으로 연결하는 측면 배선(170)을 포함할 수 있다.
- [0041] TFT 기관(110)은 TFT 기관의 전면(111)에 배열된 다수의 픽셀(130)을 제어하기 위해 가로로 배치된 다수의 데이터 신호 라인과 세로로 배치된 다수의 게이트 신호 라인이 형성될 수 있다.
- [0042] TFT 기관의 전면(111)은 다수의 픽셀(130)을 통해 영상을 디스플레이할 수 있는 영역인 액티브 영역(AA: Active Area)과, 액티브 영역을 제외한 나머지 영역인 더미 영역(DA: Dummy Area)으로 나누어질 수 있다. 이 경우 더미 영역(DA)은 TFT 기관(110)의 에지부에 대응할 수 있으며, 본 개시에서는 더미 영역(DA)과 TFT 기관(110)의 에지부를 동일한 구성으로 취급한다.
- [0043] 다수의 픽셀(130)은 TFT 기관(110)의 전면(111)에 매트릭스 형태로 배열될 수 있다. 각 픽셀(130)은 적색(Red), 녹색(Green), 청색(Blue) 컬러에 해당하는 3개의 R, G, B 서브 픽셀(131,132,133)을 포함할 수 있다. 각 서브 픽셀(131,132,133)은 해당 서브 픽셀의 색상을 발광하는 마이크로 엘이디로 이루어질 수 있다. 본 개시에서는 '서브 픽셀'과 '마이크로 엘이디'를 동일한 구성으로 취급한다.
- [0044] 도 2를 참조하면, R, G, B 서브 픽셀(131,132,133)은 하나의 픽셀(130) 내에서 매트릭스 형태로 배열되거나, 순차적으로 배열될 수 있다. 다만, 이러한 서브 픽셀의 배치 형태는 일 예이며, R, G, B 서브 픽셀(131,132,133)은 각 단일 픽셀(130) 내에서 다양한 형태로 배치될 수 있다. 각 단일 픽셀(130)은 각각 R, G, B 서브 픽셀(131,132,133)에 대응하는 마이크로 엘이디를 구동하기 위한 픽셀 구동 회로를 포함할 수 있다.
- [0045] 한편, 본 개시에서 하나의 픽셀(130)은 R, G, B 서브 픽셀(131,132,133)을 각각 구동하기 위한 3개의 픽셀 구동 회로(137)를 포함하는 것으로 정의할 수도 있다.
- [0046] 패널 구동부(150)는 COG(Chip on Glass) 본딩 또는 FOG(Film on Glass) 본딩 방식으로 TFT 기관(110)에 연결될 수 있다. 이와 같은 패널 구동부(150)는 다수의 픽셀 구동 회로(137)를 구동하여 다수의 픽셀 구동 회로(137) 각각에 전기적으로 연결된 다수의 마이크로 엘이디(131,132,133)의 발광을 제어할 수 있다. 특히, 패널 구동부(150)는 데이터 구동부(151)와 게이트 구동부(153)를 통해 다수의 픽셀 구동 회로를 라인별로 제어할 수 있다.
- [0047] 데이터 구동부(151)는 TFT 기관의 전면(111)에 형성된 다수의 가로 라인들을 영상 프레임당 하나의 라인씩 순차적으로 제어하기 위한 제어 신호를 생성하고, 생성된 제어 신호를 해당 라인에 각각 연결된 픽셀 구동 회로에 전송할 수 있다. 게이트 구동부(153)는 TFT 기관의 전면(111)에 형성된 다수의 세로라인들을 영상 프레임당 하나의 라인씩 순차적으로 제어하기 위한 제어 신호를 생성하고, 생성된 제어 신호를 해당 라인에 연결된 각각 연결된 픽셀 구동 회로(137)로 전송할 수 있다.
- [0048] 측면 배선(170)은 TFT 기관(110)의 에지부를 따라 소정 간격을 두고 다수 형성될 수 있다. 측면 배선(170)은 TFT 기관의 전면(111)에 형성된 제1 접속 패드(121)와 TFT 기관의 후면(113)에 형성된 제2 접속 패드(123)를 전기적으로 연결할 수 있다. 이 경우, 제1 접속 패드(121)는 TFT 기관의 전면(111) 상측과 TFT 기관의 전면(111) 좌측을 따라 소정 간격을 두고 다수 형성될 수 있다. TFT 기관의 전면(111) 상측을 따라 배열된 다수의 제1 접속 패드들(121)은 게이트 신호 배선과 전기적으로 연결될 수 있고, TFT 기관의 전면(111) 좌측을 따라 배열된 다수의 제1 접속 패드들(121)은 데이터 신호 배선과 전기적으로 연결될 수 있다.
- [0049] 측면 배선(170)은 TFT 기관(110)의 에지부에 형성되며, TFT 기관의 전면(111)에 형성된 제1 접속 패드(121)와 TFT 기관의 후면(113)에 형성된 제2 접속 패드(123)를 상호 전기적으로 연결하도록, 일단이 제1 접속 패드(121)에 전기적으로 연결되고 타단이 제2 접속 패드(123)에 전기적으로 연결될 수 있다.
- [0050] 구체적으로, 도 3을 참조하면, 측면 배선(170)은 TFT 기관의 전면(111)에 형성된 제1 부분(171)과, TFT 기관의 측면면(112)에 형성된 제2 부분(172)과, TFT 기관의 후면(113)에 형성된 제3 부분(173)을 포함할 수 있다. 이 경우, 측면 배선(170)은 제2 부분(172)이 TFT 기관의 측면면(112) 상에 형성되므로 TFT 기관의 측면면(112)으로부터 측면 배선(170)의 두께(t)만큼 돌출될 수 있다.
- [0051] 도 4는 TFT 기관의 후면의 측면 배선에 전기적으로 접속된 제2 접속 패드에 FPC(Flexible Printed Circuit)를

통해 별도의 인쇄회로기판이 전기적으로 연결된 예를 나타내는 단면도이다.

- [0052] TFT 기판의 후면(113)에 형성된 제3 부분(173)에는 제2 접속 패드(123)에 패널 구동부(150)가 FPC(141)를 통해 전기적으로 연결될 수 있다. 패널 구동부(150)는 별도의 인쇄회로기판(143)에 적어도 하나의 전자 소자(145)와 IC 칩(Chip)으로 실장되는 데이터 구동부(151)(또는 게이트 구동부(153))를 포함할 수 있다. 패널 구동부(150)는 디스플레이 모듈(100)의 베젤리스를 위해 TFT 기판의 후면(113)에 배치될 수 있다.
- [0053] 도 5는 TFT 기판의 후면의 측면 배선에 구동 IC가 직접적으로 연결된 예를 나타내는 단면도이다.
- [0054] 한편, TFT 기판의 후면(113)에 형성된 제3 부분(173)에 도 5와 같이 패널 구동부(150)의 데이터 구동부(151) 또는 게이트 구동부(153)가 직접 실장될 수 있으며, 이 경우 제2 접속 패드(123) 및 별도의 인쇄회로기판(143) 생략할 수 있다. 이 경우 별도의 인쇄회로기판(143)에 실장되는 전자 소자(145)는 TFT 기판의 후면(113)에 실장될 수 있다.
- [0055] 이하, 상기한 바와 같이 구성된 디스플레이 모듈을 타일 형식으로 배열하여 대형 디스플레이 장치를 형성하되, 심리스(seamless)를 근본적으로 없앨 수 있도록 디스플레이 모듈의 배열을 설명한다.
- [0056] 도 6은 본 개시의 일 실시예에 따른 디스플레이 모듈을 다수 배열하여 대형 디스플레이 장치를 구현한 일 실시예를 나타내는 정면도이다. 도 6에서는 각 디스플레이 모듈을 Mn (여기서, n 은 임의의 양의 정수)으로 표기하여 구분한다.
- [0057] 도 6을 참조하면, 본 개시의 일 실시예에 따른 대형 디스플레이 장치(10)는 제1 내지 제4 디스플레이 모듈($M1 \sim M4$)로 이루어질 수 있다. 각 디스플레이 모듈은 각각 데이터 구동부($151-1 \sim 151-4$)와 게이트 구동부($153-1 \sim 153-4$)로 이루어진 패널 구동부를 구비할 수 있다. 이 경우 각 패널 구동부는 각 디스플레이 모듈의 서로 인접한 에지부를 따라 형성된 측면 배선을 통해 각 디스플레이 모듈의 후면에 배치될 수 있다. 각 디스플레이 모듈의 에지부는 도 6과 같이 $Em-n$ (여기서, m 및 n 은 임의의 양의 정수)으로 표기하여 구분한다.
- [0058] 제1 디스플레이 모듈($M1$)은 대형 디스플레이 장치(10)의 좌측 상부에 배치되고, 제2 디스플레이 모듈($M2$)은 대형 디스플레이 장치(10)의 우측 상부에 배치되고, 제3 디스플레이 모듈($M3$)은 대형 디스플레이 장치(10)의 좌측 하부에 배치되고, 제4 디스플레이 모듈($M4$)은 대형 디스플레이 장치(10)의 우측 하부에 배치될 수 있다.
- [0059] 이와 같이 배열된 제1 내지 제4 디스플레이 모듈($M1 \sim M4$)은 서로 접하는 에지부에 측면 배선이 형성되지 않도록 배치할 수 있다.
- [0060] 즉, 제1 디스플레이 모듈($M1$)의 상측 에지부($E1-1$)에는 제1 데이터 구동부($151-1$)에 전기적으로 연결되는 다수의 측면 배선이 형성되고, 제1 디스플레이 모듈($M1$)의 좌측 에지부($E1-2$)에는 제1 게이트 구동부($153-1$)에 전기적으로 연결되는 다수의 측면 배선이 형성될 수 있다. 제2 디스플레이 모듈($M2$)의 상측 에지부($E2-1$)에는 제2 데이터 구동부($151-2$)에 전기적으로 연결되는 다수의 측면 배선이 형성되고, 제2 디스플레이 모듈($M2$)의 우측 에지부($E1-3$)에는 제2 게이트 구동부($153-2$)에 전기적으로 연결되는 다수의 측면 배선이 형성될 수 있다. 제3 디스플레이 모듈($M3$)의 하측 에지부($E3-4$)에는 제3 데이터 구동부($151-3$)에 전기적으로 연결되는 다수의 측면 배선이 형성되고, 제3 디스플레이 모듈($M3$)의 좌측 에지부($E3-2$)에는 제3 게이트 구동부($153-3$)에 전기적으로 연결되는 다수의 측면 배선이 형성될 수 있다. 제4 디스플레이 모듈($M4$)의 하측 에지부($E4-4$)에는 제4 데이터 구동부($151-4$)에 전기적으로 연결되는 다수의 측면 배선이 형성되고, 제4 디스플레이 모듈($M4$)의 우측 에지부($E4-3$)에는 제4 게이트 구동부($153-4$)에 전기적으로 연결되는 다수의 측면 배선이 형성될 수 있다.
- [0061] 이 경우, 제1 디스플레이 모듈($M1$)의 우측 에지부($E1-3$)와 하측 에지부($E1-4$), 제2 디스플레이 모듈($M2$)의 좌측 에지부($E2-2$)와 하측 에지부($E2-4$), 제3 디스플레이 모듈($M3$)의 상측 에지부($E3-1$)와 우측 에지부($E3-3$), 제4 디스플레이 모듈($M4$)의 상측 에지부($E4-1$)와 좌측 에지부($E4-2$)에는 각각 측면 배선이 형성되지 않는다.
- [0062] 이와 같이 각 디스플레이 모듈($M1 \sim M4$)은 서로 인접한 디스플레이 모듈에 대하여 측면 배선이 형성되지 않는 에지부가 서로 접하도록 배열된다. 이와 같은 디스플레이 모듈이 배열된 대형 디스플레이 장치(10)는 화면 출력시 각 디스플레이 모듈 간의 연결 부분에 심이 보이지 않는 심리스를 구현할 수 있다.
- [0063] 도 7을 참조하여 대형 디스플레이 장치에 포함된 디스플레이 모듈의 제어에 대하여 설명한다. 도 7은 디스플레이 모듈의 패널 구동부를 제어하기 위한 타이밍 컨트롤러와 프로세서를 함께 도시한 블록도이다. 도 7은 설명의 편의를 위하여 대형 디스플레이 장치를 이루는 다수의 디스플레이 모듈 중 하나의 디스플레이 모듈만 도시한다.
- [0064] 타이밍 컨트롤러(200)는 패널 구동부(150)를 제어함으로써 각 디스플레이 모듈(100)을 구동할 수 있다.

- [0065] 타이밍 컨트롤러(200)는 프로세서(300)로부터 입력 신호(IS), 수평 동기 신호(Hsync), 수직 동기 신호(Vsync) 및 메인 클럭 신호(MCLK) 등을 입력받아, R/G/B의 영상 데이터 신호, 주사 제어 신호, 데이터 제어 신호, 발광 제어 신호 등을 생성하여 패널 구동부(150)에 제공할 수 있다.
- [0066] 그리고, 타이밍 컨트롤러(200)는 R/G/B 무기 발광 소자의 휘도를 제어하기 위해, 구동 전류(Id)의 듀티비가 가변되는 펄스폭 변조(PWM) 및 구동 전류(Id)의 진폭이 가변되는 진폭 변조(PAM) 중 적어도 하나를 이용할 수 있다.
- [0067] 예를 들어, 펄스폭 변조 신호(PWM)의 경우, 구동 전류의 듀티비(또는 구동 시간)가 길수록 무기 발광 소자는 높은 휘도로 발광할 수 있고, 그 듀티비(duty ratio, %)는 프로세서(300)로부터 입력되는 디밍 값에 따라 결정될 수 있다. 한편, 진폭 변조 신호(PAM)의 경우, 구동 전류의 진폭이 클수록 무기 발광 소자들이 높은 휘도로 발광할 수 있다. 이를 통해, 영상의 다양한 색상 및 계조를 표현할 수 있다.
- [0068] 패널 구동부(150)는 데이터 구동부(151) 및 게이트 구동부(153)를 포함할 수 있다.
- [0069] 데이터 구동부(151)(또는 소스 드라이버)는, 데이터 신호를 생성하는 수단으로, 타이밍 컨트롤러(200)로부터 R/G/B의 영상 데이터를 전달받아 데이터 신호를 생성할 수 있다. 또한, 데이터 구동부(151)는 생성된 각종 데이터 신호를 디스플레이 모듈(100)에 연결된 D1~Dm(m은 임의의 양의 정수)의 데이터 라인을 통해 순차적으로 전달할 수 있다. 이때, 데이터 구동부(151)는 디스플레이 모듈(100)의 후면에 배치될 수 있다.
- [0070] 게이트 구동부(153)(또는 게이트 드라이버)는 게이트 신호(또는 스캔 신호)(GATE(n)), 리셋 신호(RES(n)), SENS(n) 등 각종 제어 신호를 생성하는 수단으로, 생성된 각종 제어 신호를 디스플레이 모듈(100)에 연결된 G1~Gn(n은 임의의 양의 정수)의 게이트 라인을 통해 순차적으로 전달할 수 있다. 이때, 게이트 구동부(153)는 디스플레이 모듈(100)의 후면에 배치될 수 있다.
- [0071] 디스플레이 모듈(100)은 기판 및 기판 상에 형성된 복수의 픽셀을 포함할 수 있다.
- [0072] 여기서, 픽셀은 R/G/B 색상의 서브 픽셀로부터 형성될 수 있으며, 서브 픽셀은 데이터 구동부(151) 및 게이트 구동부(153)로부터 인가된 데이터 신호 및 제어 신호에 의해 무기 발광 소자가 방출한 광으로부터 형성될 수 있다. 이를 위해, 무기 발광 소자는 마이크로 엘이디, On/Off 상태로 스위칭하는 스위칭 소자(예: TFT; Thin Film Transistor) 및 저장 커패시터를 포함할 수 있다.
- [0073] 한편, 디스플레이 모듈(100)은 디스플레이 모듈(100)의 후면 중 일 측 가장자리 영역에 데이터 구동부(151)를 배치할 수 있고, 디스플레이 모듈(100)의 후면 중 데이터 구동부(151)가 배치된 일 측 가장자리 영역에 인접한 다른 측 가장자리 영역에 게이트 구동부(153)를 배치할 수 있다.
- [0074] 도 6을 참조하면, 본 개시의 일 실시 예에 따른 대형 디스플레이 장치(10)는 복수의 다른 디스플레이 모듈(M1~M4)이 2x2로 배열됨으로써, 비디오 월(Video Wall)과 같은 대형 디스플레이 장치(10)로 구현될 수 있다.
- [0075] 이때, 제1 및 제4 디스플레이 모듈(M1, M4)이 [1,1], [2,2] 위치에서, 제2 및 제3 디스플레이 모듈(M2, M3)이 [1,2], [2,1] 위치에서 각각 배치될 수 있다. 이 경우, 제1 디스플레이 모듈(M1)에 구비된 데이터 구동부(151-1) 및 게이트 구동부(153-1)가 제4 디스플레이 모듈(M4)에 구비된 데이터 구동부(151-4) 및 게이트 구동부(153-4)에 대하여 각각 대각선 방향으로 대향 배치될 수 있다. 마찬가지로 제2 디스플레이 모듈(M2)에 구비된 데이터 구동부(151-2) 및 게이트 구동부(153-2)가 제3 디스플레이 모듈(M3)에 구비된 데이터 구동부(151-3) 및 게이트 구동부(153-3)에 대하여 각각 대각선 방향으로 대향 배치될 수 있다.
- [0076] 한편 상기와 같이 2x2 배열의 대형 디스플레이 장치(10)는 본 개시의 일 실시 예일 뿐, 대형 디스플레이 장치의 배열 형태와 대형 디스플레이 장치를 이루는 디스플레이 모듈의 개수는 다양하게 변경될 수 있으며, 이에 대해서는 후술한다.
- [0077] 한편, 타이밍 컨트롤러(200)는 제1 내지 제4 디스플레이 모듈(M1~M4)을 구동함으로써 다양한 영상을 표시할 수 있다.
- [0078] 구체적으로, 타이밍 컨트롤러(200)는 외부로부터 영상 신호가 수신되면, 각 디스플레이 모듈(M1~M4)의 위치에 대응되는 분할된 영상 신호를 생성할 수 있다.
- [0079] 또한, 타이밍 컨트롤러(200)는 제1 내지 제4 디스플레이 모듈(M1~M4) 각각에 대하여, 해당 디스플레이 모듈의 위치에 대응되는 영상 신호를 전송할 수 있다.

- [0080] 예를 들어, 타이밍 컨트롤러(200)는 영상 신호를 4개 영역으로 분할하여, 영상의 좌측 상단 영역에 해당하는 R/G/B 신호를 좌측 상단의 제1 디스플레이 모듈(M1)에, 영상의 좌측 하단 영역에 해당하는 R/G/B 신호를 좌측 하단의 제3 디스플레이 모듈(M3)에, 영상의 우측 상단 영역에 해당하는 R/G/B 신호를 우측 상단의 제2 디스플레이 모듈(M2)에, 영상의 우측 하단 영역에 해당하는 R/G/B 신호를 우측 하단의 제4 디스플레이 모듈(M4)로 각각 동시에 전송할 수 있다.
- [0081] 한편, 상술한 예에서는 타이밍 컨트롤러(200)가 프로세서(300)로부터 수신한 영상 신호를 분할하여 각 디스플레이 모듈(M1~M4)로 전송하는 것으로 설명하였으나, 이는 일 실시 예일 뿐 외부로부터 분할된 영상 신호를 수신하여 이를 각각 대응되는 각 디스플레이 모듈(M1~M4)로 전송하는 것도 물론 가능하다.
- [0082] 이하, 4개의 디스플레이 모듈로 이루어진 대형 디스플레이 장치와 상이한 배열로 이루어진 본 개시의 다른 실시 예에 따른 대형 디스플레이 장치를 설명한다.
- [0083] 도 8은 본 개시의 다른 실시예에 따른 대형 디스플레이 장치를 구현한 예를 나타내는 정면도이고, 도 9는 도 8에 표시된 B부분을 확대한 도면이다.
- [0084] 도 8을 참조하면, 대형 디스플레이 장치(10a)는 16개의 디스플레이 모듈을 배열하여 형성될 수 있다.
- [0085] 대형 디스플레이 장치(10a)를 이루는 각 디스플레이 모듈의 배열은 다음과 같다.
- [0086] 제1 내지 제4 디스플레이 모듈(M1~M4)은 도 6에서 도시한 대형 디스플레이 장치(10)의 배열과 동일하게 측면 배선이 없는 에지부를 상호 접하도록 배열된다.
- [0087] 제5 내지 제16 디스플레이 모듈(M5~M16)은 2x2로 배열된 제1 내지 제4 디스플레이 모듈(M1~M4)의 외곽을 둘러싸도록 배열될 수 있다.
- [0088] 구체적으로, 도 8을 참조하면, 제5 디스플레이 모듈(M5)은 제1 디스플레이 모듈(M1)의 대각선 방향으로 좌상측에 배치되고, 제6 디스플레이 모듈(M6)은 제1 디스플레이 모듈(M1)의 좌측에 배치되고, 제9 디스플레이 모듈(M9)은 제1 디스플레이 모듈(M2)의 상측에 배치될 수 있다.
- [0089] 이 경우, 제6 디스플레이 모듈(M6)은 측면 배선이 없는 에지부(E6-3)가 측면 배선이 있는 제1 디스플레이 모듈(M1)의 에지부(E1-2)와 접한다. 이러한 배치로 인해 제1 및 제6 디스플레이 모듈(M1,M6) 사이에 도 9와 같이 소정의 갭(G)이 형성될 수 있다. 이 갭(G)은 각 측면 배선(170)의 두께(t, 도 3 참조)에 대응할 수 있다. 제1 및 제6 디스플레이 모듈(M1,M6) 사이의 갭(G)은 매우 좁게 형성될 수 있기 때문에 심(seam)이 보여질 가능성이 낮지만 좀 더 완전한 심리스를 위해서 픽셀간의 간격을 조절할 수 있다.
- [0090] 구체적으로, 제1 디스플레이 모듈(M1)의 픽셀들(130a,130b) 간의 제1 피치(P1)와 제6 디스플레이 모듈(M6)의 픽셀들(130c,130d) 간의 제2 피치(P2)는 동일하다. 따라서, 제1 및 제2 피치(P1,P2)가 동일하다는 점을 고려하여, 제1 디스플레이 모듈(M1)의 에지부(E1-2)에 형성된 픽셀(130a)과 제6 디스플레이 모듈(M6)의 에지부(E6-3)에 형성된 픽셀(130c) 간의 제3 피치(P3)도 상기 제1 및 제2 피치(P1,P2)와 동일하게 유지하면, 대형 디스플레이 장치(10a)에 영상 구동 시 제1 및 제6 디스플레이 모듈(M1,M6) 사이에 심(seam)이 보이지 않게 된다.
- [0091] 이때, 제3 피치(P3)를 제1 및 제2 피치(P1,P2)와 동일하게 조절하는 것은 다음과 같은 방법들을 통해 구현할 수 있다.
- [0092] 먼저 제6 디스플레이 모듈(M6)의 가로 길이(도 6을 기준으로 함)를 조절하는 방법이다. 즉, 제6 디스플레이 모듈(M6)의 에지부(E6-3)를 갭(G)에 대응하는 길이만큼 세로로 커팅하도록 제작할 수 있다.
- [0093] 또한 제6 디스플레이 모듈(M6)에 실장된 다수의 픽셀의 실장 위치를 조절하는 방법이다. 즉, 제6 디스플레이 모듈(M6)의 다수의 픽셀을 모두 동일하게 제1 디스플레이 모듈(M1)측으로 갭(G)에 대응하는 길이만큼 이동시켜 실장할 수 있다.
- [0094] 따라서, 도 8에 도시된 서로 인접하게 배치된 디스플레이 모듈들 가운데 측면 배선이 없는 에지부와 측면 배선이 있는 에지부가 접하는 경우, 각 디스플레이 모듈 들 간의 가장 가깝게 위치하는 픽셀들 간의 피치를 각 디스플레이 모듈에 배치된 픽셀들 간의 피치와 모두 동일하게 설정함으로써 대형 디스플레이 장치(10a)에서 심리스를 구현할 수 있다.
- [0095] 한편, 제6 및 제7 디스플레이 모듈(M6,M7)은 측면 배선이 형성되지 않는 에지부(E6-4,E7-1)가 서로 접하도록 배치함으로써, 각 디스플레이 모듈(M6,M7) 간의 심리스를 구현할 수 있다. 제9 및 제10 디스플레이 모듈(M9,M10),

제11 및 제12 디스플레이 모듈(M11,M12) 및 제14 및 제15 디스플레이 모듈(M14,M15)도 전술한 제6 및 제7 디스플레이 모듈(M6,M7)과 마찬가지로 측면 배선이 없는 에지부를 서로 접하도록 배치할 수 있다.

[0096] 이와 같이 본 개시의 다른 실시예에 따른 대형 디스플레이 장치(10a)는 서로 접하는 디스플레이 모듈들을 측면 배선이 없는 에지부들을 서로 접하도록 배치하고, 또한 측면 배선이 없는 에지부와 측면 배선이 있는 에지부가 접하는 경우 각 모듈 간의 픽셀의 피치를 조절함으로써 각 디스플레이 모듈들 사이에서 발생할 수 있는 심을 근본적으로 방지할 수 있다.

[0097] 도 10 및 도 11은 본 개시의 또 다른 실시예에 따른 대형 디스플레이 장치를 구현한 예를 나타내는 정면도들이 다.

[0098] 도 10에 개시된 대형 디스플레이 장치(10b)는 2x2로 배열된 제1 내지 제4 디스플레이 모듈(M1~M4)의 좌측 및 우측으로 각각 2개씩 디스플레이 모듈들(M6,M7;M14,M15)이 배열될 수 있다.

[0099] 이 경우, 제6 디스플레이 모듈(M6)은 측면 배선이 없는 우측 에지부가 제1 디스플레이 모듈(M1)의 측면 배선이 있는 좌측 에지부에 서로 접하도록 배치될 수 있다. 또한 제6 디스플레이 모듈(M6)은 측면 배선이 없는 하측 에지부가 측면 배선이 없는 제7 디스플레이 모듈(M7)의 상측 에지부에 접하도록 배치될 수 있다.

[0100] 이와 같은 대형 디스플레이 장치(10b)는 서로 접하는 디스플레이 모듈의 에지부들이 모두 측면 배선이 없는 경우와, 둘 중 어느 하나의 에지부에만 측면 배선이 있는 경우가 혼재하도록 각 디스플레이 모듈을 배열할 수 있다.

[0101] 도 11에 개시된 대형 디스플레이 장치(10c)는 2x2로 배열된 제1 내지 제4 디스플레이 모듈(M1~M4)의 상측 및 하측으로 각각 2개씩 디스플레이 모듈들(M9,M10;M11,M12)이 배열될 수도 있다.

[0102] 이와 같이 대형 디스플레이 장치(10b,10c)는 각 디스플레이 모듈을 가로 방향으로 길게 배열하거나 세로 방향으로 길게 배열할 수 있으며, 어느 배열의 경우에도 심리스를 구현할 수 있다.

[0103] 또한, 도면에 도시하지는 않았으나, 대형 디스플레이 장치가 설치되는 장소 또는 필요에 따라 직사각 형상이 아닌 다양한 형상으로 이루어질 수 도 있다. 예를 들면, 2x2 배열인 4개의 제1 내지 제4 디스플레이 모듈 중 적어도 어느 하나에 적어도 하나의 추가 디스플레이 모듈이 접하도록 배치된 대형 디스플레이 장치를 제작하는 것도 물론 가능하다. 이 경우, 디스플레이 모듈은 'L'자 형상, 역 'L'자 형상, 'T'자 형상, 역 'T'자 형상 등과 같이 다양한 형태로 형성될 수 있음은 물론이고 각 디스플레이 모듈 간의 심리스를 구현할 수 있다.

[0104] 다양한 실시 예들에 따른 구성 요소(예: 모듈 또는 프로그램) 각각은 단수 또는 다수의 개체로 구성될 수 있으며, 전술한 해당 서브 구성 요소들 중 일부 서브 구성 요소가 생략되거나, 또는 다른 서브 구성 요소가 다양한 실시 예에 더 포함될 수 있다. 대체적으로 또는 추가적으로, 일부 구성 요소들(예: 모듈 또는 프로그램)은 하나의 개체로 통합되어, 통합되기 이전의 각각의 해당 구성 요소에 의해 수행되는 기능을 동일 또는 유사하게 수행할 수 있다. 다양한 실시 예들에 따른, 모듈, 프로그램 또는 다른 구성 요소에 의해 수행되는 동작들은 순차적, 병렬적, 반복적 또는 휴리스틱하게 실행되거나, 적어도 일부 동작이 다른 순서로 실행되거나, 생략되거나, 또는 다른 동작이 추가될 수 있다.

[0105] 이상의 설명은 본 개시의 기술 사상을 예시적으로 설명한 것에 불과한 것으로서, 본 개시가 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 개시의 본질적인 특성에서 벗어나지 않는 범위에서 다양한 수정 및 변형이 가능할 것이다. 또한, 본 개시에 따른 실시 예들은 본 개시의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시 예에 의하여 본 개시의 기술 사상의 범위가 한정되는 것은 아니다. 따라서, 본 개시의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 개시의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

[0106] 100, M1-M16: 디스플레이 모듈

110: TFT 기판

121: 제1 접속 패드

123: 제2 접속 패드

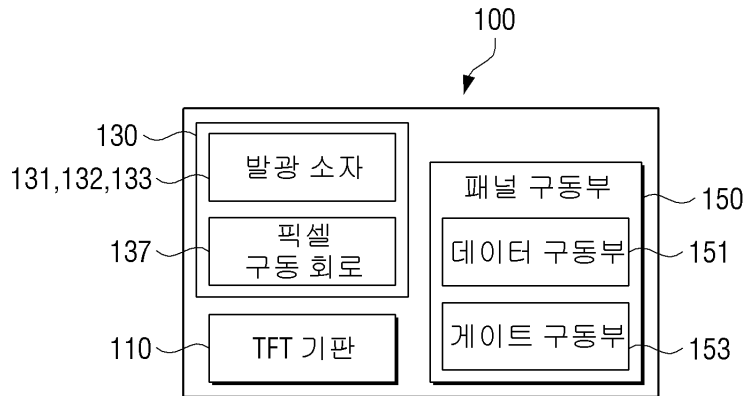
130: 픽셀

131,132,133: 서브 픽셀

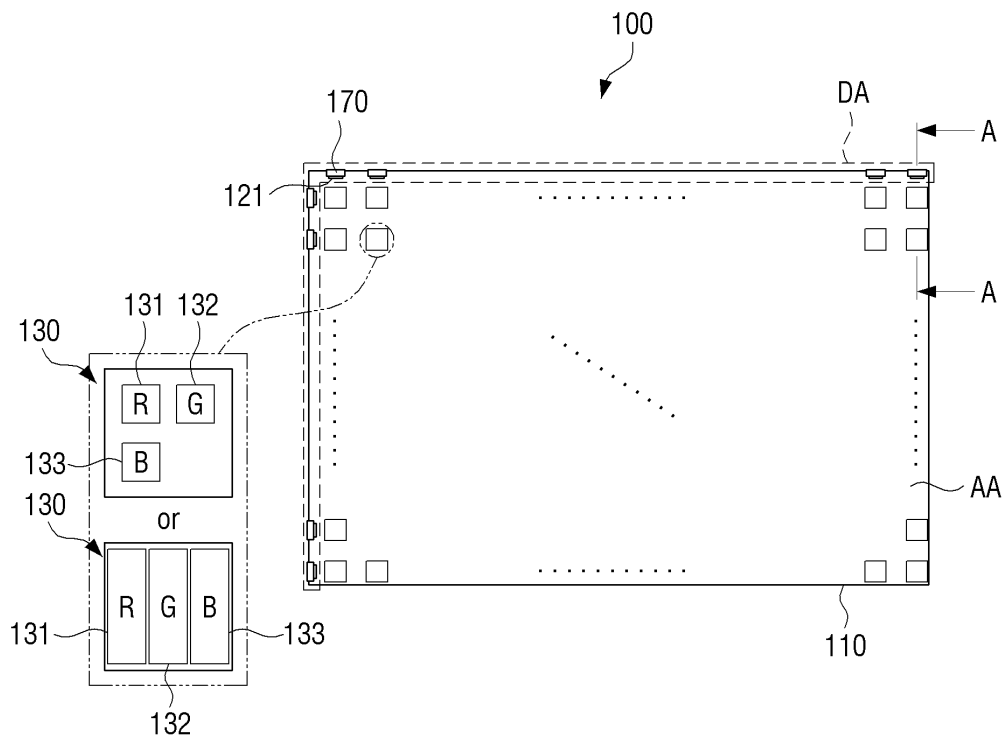
170: 측면 배선

도면

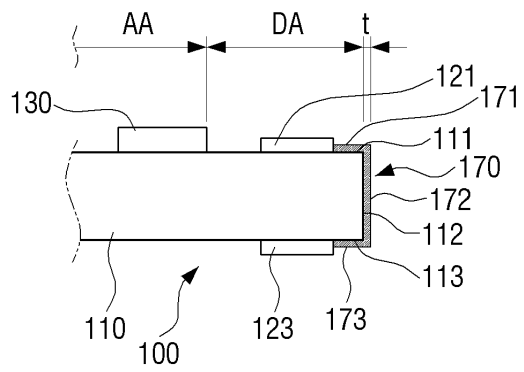
도면1



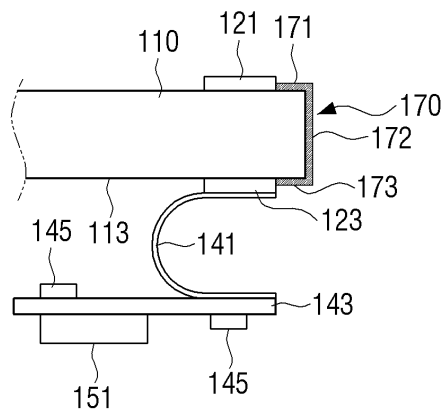
도면2



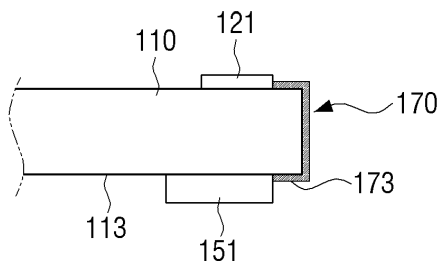
도면3



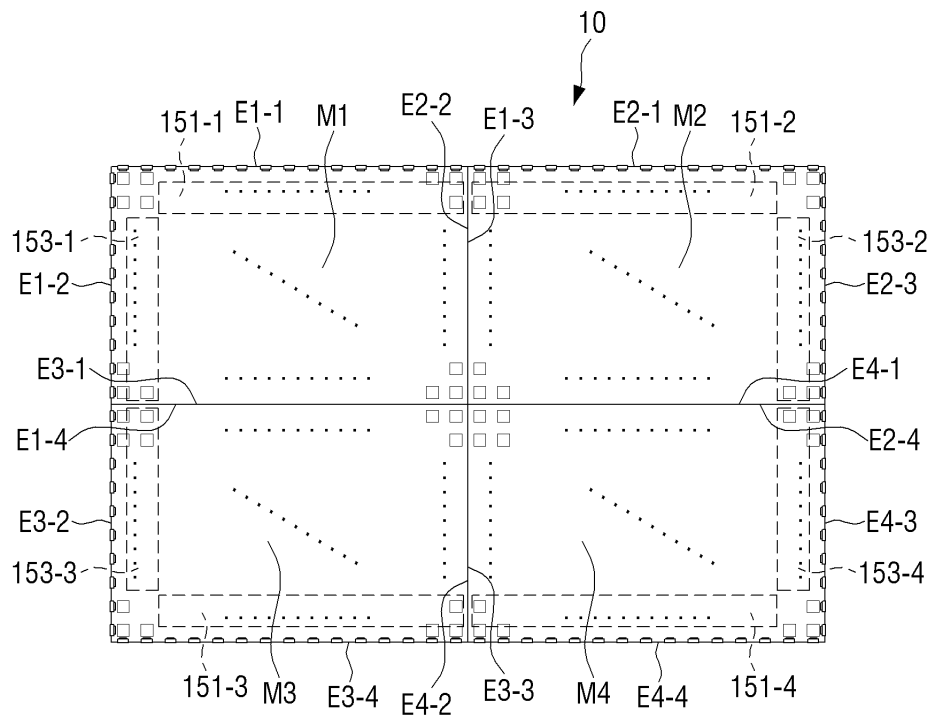
도면4



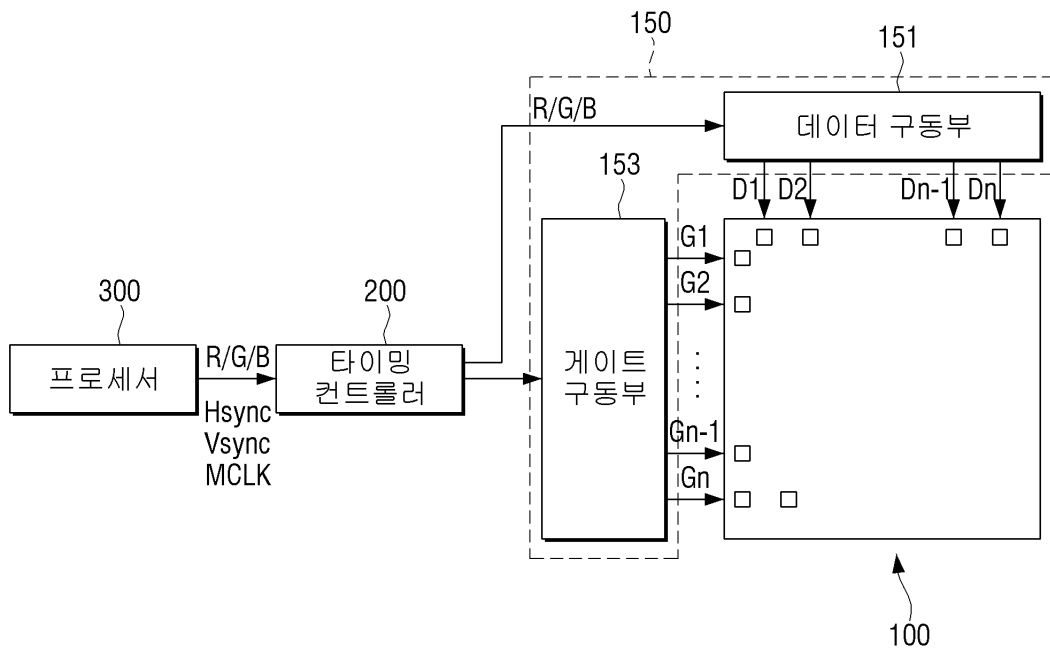
도면5



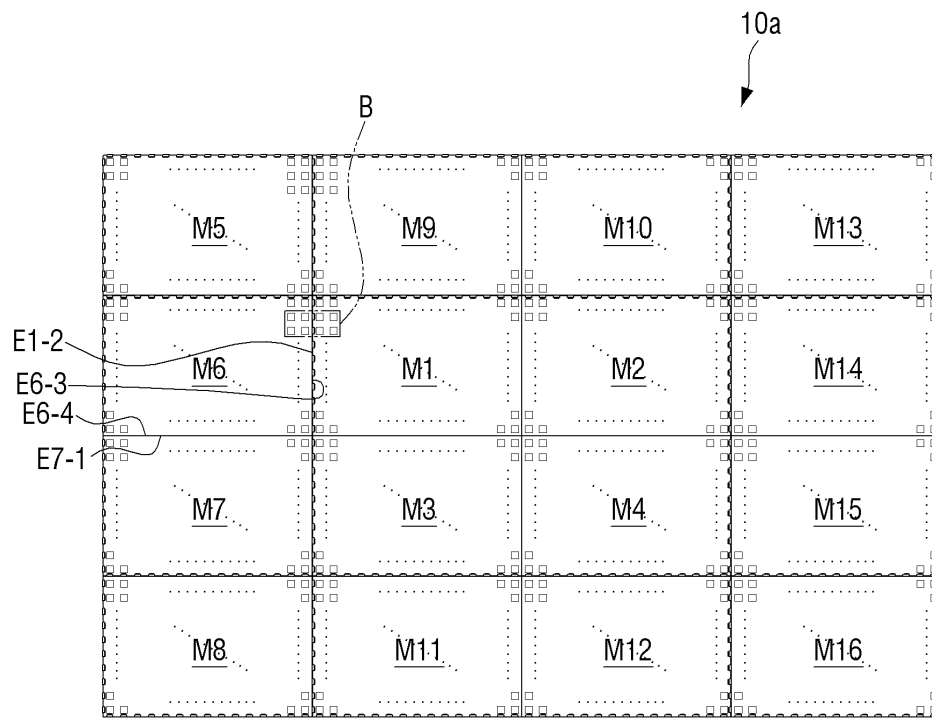
도면6



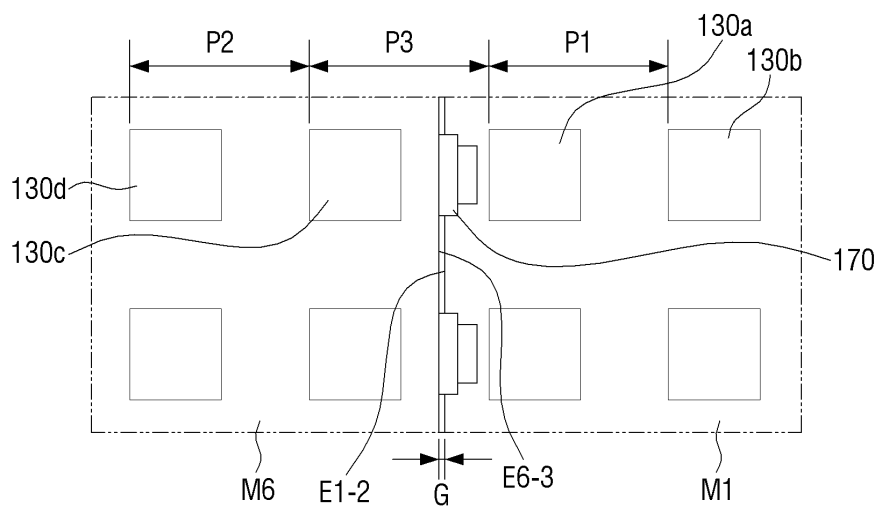
도면7



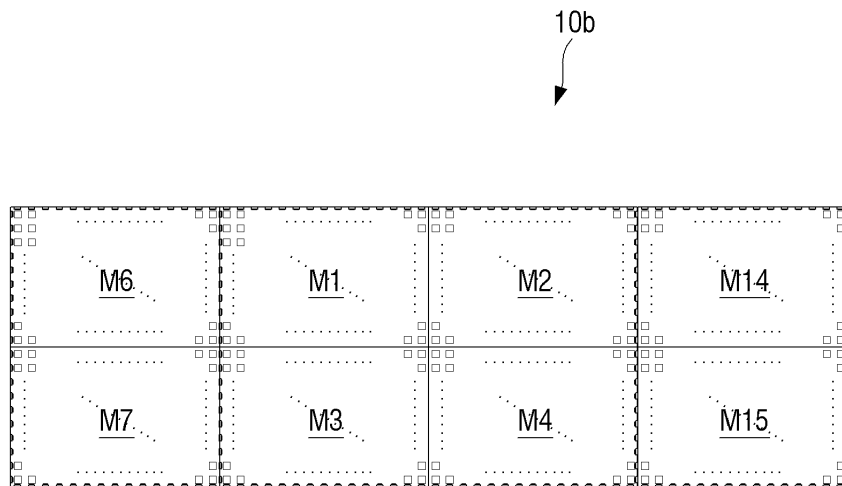
도면8



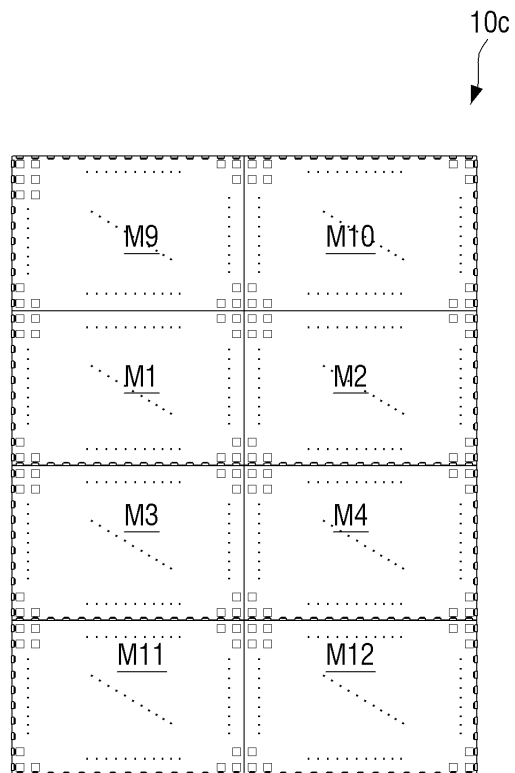
도면9



도면10



도면11



专利名称(译)	显示模块和使用该显示模块的大幅面显示装置		
公开(公告)号	KR1020200057198A	公开(公告)日	2020-05-26
申请号	KR1020180141236	申请日	2018-11-16
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
[标]发明人	김은혜 곽도영 박상무 오민섭 이윤석		
发明人	김은혜 곽도영 박상무 오민섭 이윤석		
IPC分类号	G09F9/302 G02F1/1333 G06F3/14		
CPC分类号	G09F9/3026 G02F1/13336 G06F3/1446 G09G2360/04 G09G3/3225 G09G2300/0426 G09G3/32 H01L25/167 H01L33/62 H01L33/00 H01L27/3262 H01L27/3276		
代理人(译)	정흥식 Gimtaeheon		
外部链接	Espacenet		

摘要(译)

提供了一种显示模块和包含该显示模块的大幅面显示装置。该显示模块包括：薄膜晶体管基板；布置在该薄膜晶体管基板的一个表面上的发光二极管；以及形成在该薄膜晶体管基板的第一边缘和该第二薄膜晶体管边缘的每一个上的侧面布线。邻近第一边缘的第一电极与第二边缘电连接，以将薄膜晶体管基板的一个表面上的组件分别与一个表面的相对表面上的组件电耦合。

